

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): HASEGAWA, et al.
Serial No.: Not yet assigned
Filed: January 23, 2004
Title: FABRICATION METHOD OF SEMICONDUCTOR
INTEGRATED CIRCUIT DEVICE AND MASK FABRICATION
METHOD
Group: Not yet assigned

LETTER CLAIMING RIGHT OF PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

January 23, 2004

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby claim(s) the right of priority based on Japanese Patent Application No.(s) 2003-014838, filed January 23, 2003.

A certified copy of said Japanese Application is attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP



Melvin Kraus
Registration No. 22,466

MK/alb
Attachment
(703) 312-6600

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 1月23日

出願番号
Application Number: 特願2003-014838
[ST. 10/C]: [JP2003-014838]

出願人
Applicant(s): 株式会社ルネサステクノロジ
大日本印刷株式会社

2003年12月25日

特許庁長官
Commissioner,
Japan Patent Office

今井 康夫



出証番号 出証特2003-3107574

【書類名】 特許願

【整理番号】 H02012471

【提出日】 平成15年 1月23日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/30

【発明者】

【住所又は居所】 東京都青梅市新町六丁目 16 番地の 3 株式会社日立製作所 デバイス開発センタ内

【氏名】 長谷川 昇雄

【発明者】

【住所又は居所】 東京都青梅市新町六丁目 16 番地の 3 株式会社日立製作所 デバイス開発センタ内

【氏名】 早野 勝也

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 20 番 1 号 株式会社日立製作所 半導体グループ内

【氏名】 久保 真二

【発明者】

【住所又は居所】 東京都新宿区市谷加賀町一丁目 1 番 1 号 大日本印刷株式会社内

【氏名】 古泉 裕弘

【発明者】

【住所又は居所】 東京都新宿区市谷加賀町一丁目 1 番 1 号 大日本印刷株式会社内

【氏名】 河合 靖之

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社日立製作所

【特許出願人】**【識別番号】** 000002897**【氏名又は名称】** 大日本印刷株式会社**【代理人】****【識別番号】** 100080001**【弁理士】****【氏名又は名称】** 筒井 大和**【電話番号】** 03-3366-0787**【手数料の表示】****【予納台帳番号】** 006909**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 マスクの製造方法および半導体集積回路装置の製造方法

【特許請求の範囲】

【請求項 1】 以下の工程を有することを特徴とするマスクの製造方法：

- (a) マスク基板を用意する工程、
- (b) 前記マスク基板に、マスクを用いた露光処理の露光光に対して遮光性を有する遮光膜を堆積する工程、
- (c) 前記遮光膜をパターンニングして遮光パターンを形成する工程、
- (d) 前記遮光パターンを形成した後、前記マスク基板にペリクルを装着する工程、
- (e) 前記遮光パターンを有するマスク基板を検査する工程、
- (f) 前記検査結果に基づいて前記マスク基板の欠陥を前記ペリクルを装着した状態で修正する工程。

【請求項 2】 請求項 1 記載のマスクの製造方法において、前記遮光パターンが有機膜であることを特徴とするマスクの製造方法。

【請求項 3】 請求項 2 記載のマスクの製造方法において、前記有機膜がレジスト膜であることを特徴とするマスクの製造方法。

【請求項 4】 請求項 1 記載のマスクの製造方法において、前記遮光パターンは金属膜を含むことを特徴とするマスクの製造方法。

【請求項 5】 請求項 1 記載のマスクの製造方法において、前記欠陥修正処理は、前記ペリクルを装着した状態で前記欠陥に対してレーザ光を照射することで行うことを特徴とするマスクの製造方法。

【請求項 6】 請求項 5 記載のマスクの製造方法において、前記レーザ光の波長は、前記露光処理時の露光光の波長に近いことを特徴とするマスクの製造方法。

【請求項 7】 請求項 1 記載のマスクの製造方法において、前記欠陥修正処理において、前記ペリクルとマスク基板とで囲まれた雰囲気を外気以外のガス雰囲気にした状態で修正処理を行うことを特徴とするマスクの製造方法。

【請求項 8】 以下の工程を有することを特徴とするマスクの製造方法：

- (a) マスク基板を用意する工程、
- (b) 前記マスク基板に、マスクを用いた露光処理の露光光に対して遮光性を有するレジスト膜を堆積する工程、
- (c) 前記レジスト膜をパターンニングして遮光パターンを形成する工程、
- (d) 前記遮光パターンを形成した後、前記マスク基板にペリクルを装着する工程、
- (e) 前記遮光パターンを有するマスク基板を検査する工程、
- (f) 前記検査結果に基づいて前記マスク基板の欠陥を前記ペリクルを装着した状態で修正する工程。

【請求項 9】 請求項 8 記載のマスクの製造方法において、前記欠陥が前記レジスト膜からなることを特徴とするマスクの製造方法。

【請求項 10】 請求項 9 記載のマスクの製造方法において、前記欠陥修正処理は、前記ペリクルを装着した状態で前記欠陥に対してレーザ光を照射することで行うことを特徴とするマスクの製造方法。

【請求項 11】 請求項 8 記載のマスクの製造方法において、前記欠陥修正処理において、前記ペリクルとマスク基板とで囲まれた雰囲気を外気以外のガス雰囲気にした状態で修正処理を行うことを特徴とするマスクの製造方法。

【請求項 12】 以下の工程を有することを特徴とするマスクの製造方法：

- (a) マスク基板を用意する工程、
- (b) 前記マスク基板に、マスクを用いた露光処理の露光光に対して遮光性を有する金属膜を堆積する工程、
- (c) 前記金属膜をパターンニングして第 1 遮光パターンを形成する工程、
- (d) 前記第 1 遮光パターンが形成されたマスク基板に、前記マスクを用いた露光処理の露光光に対して遮光性を有するレジスト膜を堆積する工程、
- (e) 前記レジスト膜をパターンニングして第 2 遮光パターンを形成する工程、
- (f) 前記第 1、第 2 遮光パターンを形成した後、前記マスク基板にペリクルを装着する工程、
- (g) 前記第 1、第 2 遮光パターンを有するマスク基板を検査する工程、
- (h) 前記検査結果に基づいて前記マスク基板の前記レジスト膜からなる欠陥を

前記ペリクルを装着した状態で除去する欠陥修正工程。

【請求項 13】 請求項 12 記載のマスクの製造方法において、前記欠陥修正工程において、前記第 1 遮光パターンの近傍または前記第 1 遮光パターンに接している前記レジスト膜からなる欠陥を選択的に除去することを特徴とするマスクの製造方法。

【請求項 14】 請求項 12 記載のマスクの製造方法において、前記欠陥修正処理は、前記ペリクルを装着した状態で前記欠陥に対してレーザ光を照射することで行うことを特徴とするマスクの製造方法。

【請求項 15】 請求項 14 記載のマスクの製造方法において、前記レーザ光の波長は、前記露光処理時の露光光の波長に近いことを特徴とするマスクの製造方法。

【請求項 16】 請求項 12 記載のマスクの製造方法において、前記欠陥修正処理において、前記ペリクルとマスク基板とで囲まれた雰囲気を外気以外のガス雰囲気にした状態で修正処理を行うことを特徴とするマスクの製造方法。

【請求項 17】 以下の工程を有することを特徴とする半導体集積回路装置の製造方法：

- (a) マスク基板を用意する工程、
- (b) 前記マスク基板に、マスクを用いた露光処理の露光光に対して遮光性を有する遮光膜を堆積する工程、
- (c) 前記遮光膜をパターンニングして遮光パターンを形成する工程、
- (d) 前記遮光パターンを形成した後、前記マスク基板にペリクルを装着する工程、
- (e) 前記遮光パターンを有するマスク基板を検査する工程、
- (f) 前記検査結果に基づいて前記マスク基板の欠陥を前記ペリクルを装着した状態で修正してマスクを製造する工程、
- (g) ウエハを用意する工程、
- (h) 前記ウエハの主面上にレジスト膜を堆積する工程、
- (i) 前記レジスト膜に前記マスクを用いた露光処理により所望のパターンを転写する工程。

【請求項 1 8】 請求項 1 7 記載の半導体集積回路装置の製造方法において、前記遮光パターンが有機膜であることを特徴とする半導体集積回路装置の製造方法。

【請求項 1 9】 請求項 1 8 記載の半導体集積回路装置の製造方法において、前記有機膜がレジスト膜であることを特徴とする半導体集積回路装置の製造方法。

【請求項 2 0】 請求項 1 7 記載の半導体集積回路装置の製造方法において、前記遮光パターンは金属膜を含むことを特徴とする半導体集積回路装置の製造方法。

【請求項 2 1】 請求項 1 7 記載の半導体集積回路装置の製造方法において、前記欠陥修正処理は、前記ペリクルを装着した状態で前記欠陥に対してレーザー光を照射することで行うことを特徴とする半導体集積回路装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、マスクの製造方法および半導体集積回路装置の製造技術に関し、特に、半導体ウエハに所望のパターンを転写するためのマスクの製造に適用して有効な技術に関するものである。

【0 0 0 2】

【従来の技術】

露光技術で用いられる一般的なマスクは、露光光に対して透明なマスク基板上に、クロム等のような金属膜からなる遮光パターンを設ける構造を有している。その製造工程は、例えば次のようなものがある。まず、透明なマスク基板上に遮光用のクロム等からなる金属膜を堆積し、その上に電子線感応レジスト膜を塗布する。続いて、電子線描画装置等により電子線を電子線感応レジスト膜の所定の箇所照射し、これを現像して所望のレジストパターンを形成する。この時、所望のレジストパターン以外のレジストパターン（欠陥）が形成される場合がある。その後、マスク基板上に形成されたレジストパターンをエッチングマスクとして下層の金属膜をエッチングすることにより金属膜からなる所望の遮光パターン

を形成する。この時、上記所望のレジストパターン以外のレジストパターンにより遮光膜の欠陥も形成されてしまう。次いで、残されたレジストパターンを除去した後、欠陥検査を行い欠陥の有無を判定し、上記欠陥が検出された場合は、例えばレーザビームやイオンビームを欠陥に照射し、欠陥を除去する。続いて、洗浄工程を経て欠陥の無いマスクを作製した後、異物の付着による不良が生じないようにマスクの主面（所望の遮光パターンが形成されている面）等に保護用のペリクルを装着する。ハーフトーン型位相シフトマスクも、金属膜がハーフトーン位相シフト膜に変更されただけで、ほぼ同じ工程で製造される。

【0003】

また、工程の簡略化およびパターンの高精度化を目的として、例えば特開平5-289307号公報には、遮光膜をレジスト膜で形成する方法が開示されている。この方法は、通常の電子線感応レジスト膜や光感応レジスト膜が、波長200nm以下の真空紫外光を遮光する性質を利用したものである。この方法によれば、金属膜のエッチング工程やレジスト膜の除去工程が不要となり、マスクのコスト低減、寸法精度向上および欠陥低減が可能である（例えば特許文献1参照）。また、欠陥の修正についても、通常のレーザ光を用いる方法やFIB（Focused Ion Beam）を用いる方法等が開示されている。

【0004】

【特許文献1】

特開平5-289307号公報

【0005】

【発明が解決しようとする課題】

ところが、上記マスクの製造技術においては、マスクの製造時間を如何にして短縮するかが重要な課題となっている。特に、遮光パターンをレジスト膜で構成するマスクについては、実際にマスクを生産する上で、如何に効率良く検査や欠陥修正を行うかが重要な課題となる。

【0006】

本発明の目的は、マスクの製造時間を短縮することのできる技術を提供することにある。

【 0 0 0 7 】

本発明の目的は、半導体集積回路装置の製造時間を短縮することのできる技術を提供することにある。

【 0 0 0 8 】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【 0 0 0 9 】**【課題を解決するための手段】**

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【 0 0 1 0 】

すなわち、本発明は、マスク基板上に遮光パターンを形成する工程、マスク基板にペリクルを装着する工程およびマスク基板にペリクルを装着した状態でマスク基板上の欠陥を修正する工程を有するものである。

【 0 0 1 1 】

また、本発明は、マスク基板上に遮光パターンを形成する工程、マスク基板にペリクルを装着する工程、マスク基板にペリクルを装着した状態でマスク基板上の欠陥を修正してマスクを製造する工程、前記マスクを用いた露光処理によりウエハ上に所望のレジストパターンを形成する工程を有するものである。

【 0 0 1 2 】**【発明の実施の形態】**

本願実施の形態を詳細に説明する前に、本実施の形態における用語の意味を説明すると次の通りである。

【 0 0 1 3 】

1. ウエハとは、半導体集積回路の製造に用いるシリコン単結晶基板（半導体ウエハまたは半導体集積回路ウエハ；一般にほぼ平面円形状）、サファイア基板、ガラス基板その他の絶縁、反絶縁または半導体基板等並びにそれらの複合的基板を言う。

【 0 0 1 4 】

2. デバイス面とは、ウエハの主面であってその面にフォトリソグラフィにより、複数のチップ領域に対応するデバイスパターンが形成される面を言う。

【0015】

3. マスクとは、パターン原画が描かれた基板の総称で、パターンの原寸法の数倍のパターンが形成されるレチクルを含む。可視、紫外光等を用いた露光装置に用いられる。マスクには、通常マスク、位相シフトマスクおよびレジストマスクがある。

【0016】

4. 通常マスク（メタルマスクまたはクロムマスク）とは、透明なマスク基板上に、メタルからなる遮光パターンと、光透過パターンとでマスクパターンを形成した一般的なマスクのことを言う。

【0017】

5. ハーフトーン型位相シフトマスクとは、位相シフトマスクの一種でシフトと遮光膜を兼用するハーフトーン膜の透過率が1%以上、40%未満で、それが無い部分と比較したときの位相シフト量が光の位相を反転させるハーフトーンシフトを有するものである。

【0018】

6. レジストマスクまたはレジスト遮光体マスクとは、一般に感光性レジストをベースとした膜を電子線（イオンビーム）や光（真空紫外、遠紫外、近紫外等の紫外線、可視光）等のエネルギービームリソグラフィやフォトリソグラフィの手法で感光してマスク基板上にパターンニングしたものを言う。遮蔽膜としては真空紫外、遠紫外、近紫外等の紫外線、可視光の全部または一部を遮蔽する。感光性は上記樹脂自体の属性であり（但し、必要があれば光吸収剤や光散乱物質を添加する場合もある）、ハロゲン化銀等の添加組成物が感光性の主体をなすエマルジョンマスク等は原則として、ここで言うレジストマスクに対応しないものとする。すなわち、現像して初めて所望の遮光性を発揮するものではなく、現像前から、又はマスク基板上に塗布等した時点ですでに遮光性を有するものである。ただし、それらを含めて各種の添加物を含むことを許容することは言うまでもない。レジストは一般に有機樹脂を主要な樹脂成分とするものであるが、無機物を添

加することを許容する。

【0019】

7. 半導体の分野では紫外線は以下のように分類する。波長が400nm程度未満で、50nm程度以上を紫外線、300nm以上を近紫外線、300nm未満、200nm以上を遠紫外線、200nm未満を真空紫外線と分類する。なお、本願の主な実施の形態は、250nm未満、200nm以上のKrFエキシマレーザによる遠紫外域でも可能であることは言うまでもない。また、100nm未満、50nm以上の紫外線の短波長端領域及び400nm程度から500nm程度の可視短波長短領域でも本発明の原理を適用することは同様に可能である。

【0020】

8. 「遮光（遮光領域、遮光膜、遮光パターン等）」と言うときは、その領域に照射される露光光のうち、40%未満を透過させる光学特性を有することを示す。一般に数%から30%未満のものが使われる。特に従来のクロムマスクの代替として使用されるバイナリマスク（またはバイナリ遮光パターン）では、その遮光領域の透過率がほぼ0、すなわち、1%未満、望ましくは0.5%未満、更に実際的には0.1%未満である。一方、「透明（透明膜、透明領域）」と言うときは、その領域に照射される露光光のうち、60%以上を透過させる光学特性を有することを示す。透明領域の透過率は、ほぼ100%、すなわち、90%以上、望ましくは99%以上である。

【0021】

9. マスク遮光材料に関して「メタル」と言うときは、クロム、酸化クロム、その他の金属の同様な化合物を指し、広くは金属元素を含む単体、化合物、複合体等で遮光作用のあるものを含む。

【0022】

10. レジスト膜とは、一般に有機溶剤、ベース樹脂および感光剤を主成分とし、その他の成分も加わって構成されている。紫外線または電子線等のような露光光により感光剤は、光化学反応を起こし、その光化学反応による生成物が、あるいはその光化学反応による生成物が触媒となる反応により、ベース樹脂の現像液への溶解速度を大きく変化させ、露光および露光後に行われる現像処理により

パターンを形成するものを言う。露光部でのベース樹脂の現像液への溶解速度が小から大に変化するものをポジ型のレジストといい、露光部でのベース樹脂の現像液への溶解速度が大から小に変化するものをネガ型のレジストという。一般的なレジスト膜では、主成分中に無機材料は含まれないが、例外として Si を含有するレジスト膜もこのレジスト膜に含まれるものとする。一般的なレジスト膜と感光性 SOG (Spin On Glass) との違いは、感光性 SOG では、主成分中に Si-O や Si-N 等が含まれ、この部分が無機材料である点である。感光性 SOG の主骨格は、SiO₂ である。有機か無機かの違いは、終端部分に CH₃ 等が結合しているか否で決まる。一般に有機で終端させた方が安定であり、広く使われているが、感光性 SOG の主要部とは関係無く、有機または無機のいずれでも可能である。

【0023】

11. 半導体集積回路装置というときは、シリコンウエハやサファイア基板等のような半導体または絶縁体基板上に作られるものだけでなく、特に、そうでない旨明示された場合を除き、TFT (Thin-Film-Transistor) および STN (Super-Twisted-Nematic) 液晶等のようなガラス等のような他の絶縁基板上に作られるもの等も含むものとする。

【0024】

12. ホールパターンとは、ウエハ上で露光波長と同程度又はそれ以下の二次元的寸法を有するコンタクトホール、スルーホール等の微細パターン。一般には、マスク上では正方形またはそれに近い長方形あるいは八角形等の形状であるが、ウエハ上では円形に近くなることが多い。

【0025】

13. ラインパターンとは、ウエハ上で配線等を形成する帯状パターンをいう。

【0026】

以下の実施の形態においては便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補

足説明等の関係にある。また、以下の実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でも良い。さらに、以下の実施の形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。同様に、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうでないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。

【0027】

また、本実施の形態を説明するための全図において同一機能を有するものは同一の符号を付し、その繰り返しの説明は省略する。また、本実施の形態で用いる図面においては、平面図であっても図面を見易くするためにハッチングを付す場合もある。また、本実施の形態においては、電界効果トランジスタを代表するMIS・FET (Metal Insulator Semiconductor Field Effect Transistor) をMISと略し、pチャネル型のMIS・FETをpMISと略し、nチャネル型のMIS・FETをnMISと略す。以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0028】

（実施の形態1）

本実施の形態のマスクの製造方法の一例を図1の工程図に沿って、図2～図6により説明する。

【0029】

まず、図2に示すように、本実施の形態1のマスクを構成するマスク基板1を用意する（図1の工程100）。このマスク基板1は、例えば露光光に対して透明な平板状の合成石英ガラス板からなり、第1主面とその反対面（裏面）側の第2主面とを有している。続いて、このマスク基板1の第1主面上に、例えばネガ型の電子線感応レジスト膜2等のような有機膜を塗布した後、欠陥検査をする（

図1の工程101、102)。この時、欠陥が存在した場合は、電子線感応レジスト膜2を剥離し、マスク基板1を再生し、工程101に戻る(図1の工程103)。欠陥が存在しない場合は、電子線感応レジスト膜2の所望のパターンの部分に電子線EBを選択的に照射する(図1の工程104)。その後、通常の方法で現像処理を行なうことにより、図3に示すように、所望の形状のレジストパターン2aをマスク基板1の第1主面上に形成し、後処理を施してマスクRMを作成した(図1の工程105)。ここでは、電子線感応レジスト膜2で形成された欠陥2pが残されてしまった場合を例示している。上記レジストパターン2aは、本実施の形態1のマスクRMを用いる露光装置の露光光を遮光する材料からなっており、上記通常のマスクにおいて遮光材料として用いられているクロム(Cr)膜等と同様に露光光を遮光する特性を持っている。続いて、図4に示すように、上記レジストパターン2aの形成後直ちにマスク基板1の第1主面にペリクルPEを装着した(図1の工程106)。これにより、マスク基板1の第1主面に新たな異物が付着するのを防止することができる。ペリクルPEは、ペリクル膜PE1とペリクル枠PE2とを有している。ペリクル枠PE2の基部はマスク基板1に接した状態で接着剤により接合されている。なお、本実施の形態1のマスクRMのようなレジストマスクについては、例えば本願発明者を含む特願平11-185221号(平成11年6月30日出願)、特願2000-246466号(平成12年8月15日出願)、特願2000-246506号(平成12年8月15日出願)、特願2000-308320号(平成12年10月6日出願)、特願2000-316965号(平成12年10月17日出願)または特願2000-328159号(平成12年10月27日出願)等に記載がある。

【0030】

次いで、本実施の形態1では、ペリクルPEを装着した状態でマスクRMの欠陥の有無を欠陥検査装置等を用いて検査する(図1の工程107)。欠陥検査方法は種々有るが、レジストパターン2aを直接マスクとして用いる本実施の形態1のマスクRMでは、反射光を用いた検査が検出効率が高い。また、反射光と透過光との信号を処理して検出効率を向上させる方法も効果的である。そして、いずれの方法も、マスクRMの検査時間を短縮できるので、マスクの製造時間を短

縮できる。なお、このようなマスク RM の検査方法については、例えば本願発明者を含む特願 2002-202071 号に記載がある。

【0031】

上記欠陥検査の結果、欠陥が存在しない場合は、マスク RM を梱包し出荷する（図 1 の工程 108）。一方、欠陥が検出された場合は、例えば次のような欠陥修正工程に進む。本実施の形態 1 では、電子線感応レジスト膜 2 で形成された欠陥 2 p（黒欠陥）の修正を例に欠陥修正処理について説明する。まず、欠陥 2 p の修正の可否を判定し、修正不可能であれば再生処理に戻してマスク基板 1 の欠陥 2 p を含む電子線感応レジスト膜 2 を除去する（図 1 の工程 109, 103）。一方、欠陥修正が可能な場合は、ペリクル P E を装着した状態でマスク RM の欠陥 2 p の修正を行う（図 1 の工程 109, 110）。欠陥修正は、例えばウエハへのパターン形成に使用した露光波長のレーザービームを用いた。すなわち、図 5 に示すように、ペリクル P E を装着した状態で、マスク基板 1 の第 1 主面上の欠陥 2 p に対してレーザービーム L B を照射することで欠陥 2 p を、図 6 に示すように熱分解し消失させて修正を行った。レジスト等のような有機物からなる欠陥 2 p は、金属からなる欠陥よりも低いエネルギーで分解することができる。この時、レーザービーム L B の波長は電子線感応レジスト膜 2 に対して吸収率が高いことが好ましい。すなわち、本実施の形態 1 のマスク RM を用いた露光処理時に使用する露光光の波長と同じかまたは近いことが望ましい。例えば K r F（フッ化クリプトン）エキシマレーザー光を露光光源とする露光装置で使用するマスクの場合は、K r F エキシマレーザー光の波長 248 nm または 248 nm 付近の波長のレーザービーム L B を欠陥修正に使用することが望ましい。ただし、前記電子線感応レジスト膜 2 の吸収特性が露光付近の広い範囲で強い吸収特性を持つ場合は、その範囲であれば効率良い修正が可能である。しかし、ペリクルに変質を与えないと言う観点からは、露光波長の ± 10 % の範囲が望ましい。欠陥修正時に使用するレーザービーム L B の光強度（パワー）は、露光時の露光光の光強度（パワー）よりも高くする。また、ここで用いるペリクル P E は通常の露光で使用しているものを用いる。このため、欠陥修正用のレーザービーム L B が露光光に近い波長であればレーザービーム L B がペリクル P E を透過する率も高いの

で、この欠陥修正時にレーザービームLBはペリクルPEに吸収されることはなく、電子線感応レジスト膜2の欠陥2pに選択的に吸収される。この結果、効率の良い欠陥修正が可能となる。もちろん、レーザービームLBはペリクルPEに吸収されることが無いのでレーザービームLBによりペリクルPEが損傷を受けることもない。また、レーザービームLBの照射により蒸発あるいは昇華したレジストは、ペリクルPE内部（ペリクルPEの内面とマスク基板1の第1主面とで形成される空間）に飛散し残留することになるが、通常は修正領域が μm オーダーのごく小さい領域であり、その残留レジストの量はppmオーダーと極微量なため、本発明者の実験結果によれば、ペリクルPEの曇りや異物発生の問題は生じなかった。また、欠陥修正光はレーザービームに限定されるものではなく種々変更可能であり、例えば紫外線光（波長条件は前記レーザービームLBと同様、例えば193～350nm）を用いても良い。さらに、欠陥の修正効率を向上させるために、上記ペリクルPE内部に、例えば酸素（O）等のような活性ガスや、例えばアルゴン（Ar）またはヘリウム（He）等のような不活性ガスを充填させた状態にしても良い。上記欠陥修正後、図1の工程107で説明したのと同様に欠陥検査を行った後、欠陥が無い場合は、マスクRMを梱包し出荷する（図1の工程108）。

【0032】

このように本実施の形態1によれば、露光時に遮光体を形成するレジストパターン2aを形成後直ぐにペリクルPEをマスク基板1に装着した状態で、欠陥検査、欠陥修正を行う。一般的に上記通常のマスクの場合、欠陥が発見されたらペリクルを剥離して欠陥を修正し、洗浄処理等を行ってから再びペリクルを装着することになるので、欠陥修正が手間のかかる面倒な作業となる。これに対して本実施の形態1では、ペリクルPEを装着した状態で欠陥修正ができるので、欠陥修正時のペリクルの脱着工程を不要にすることができる。また、ペリクルPEを装着したままなので、新たな異物が付着するのを防止でき、欠陥修正後の洗浄処理等を付加する必要もない。したがって、マスクRMの欠陥修正を効率良く短時間で行うことが可能となる。また、電子線感応レジスト膜2中の欠陥修正用のレーザービームLBの吸収を利用することで欠陥を修正するので、効率の良い修正

が可能である。また、通常のクロム (Cr) 等のような金属膜や MoSiON 膜等のようなハーフトーン膜の修正に比べて欠陥修正用のレーザービーム LB のパワーを大幅に低減できるので、石英等からなるマスク基板 1 へのダメージを極力抑えることができる。また、その他の検査もペリクル PE の装着後に行うことにより、マスク RM の歩留まりを大幅に向上させることができる。

【0033】

次に、本実施の形態 1 のレジストマスクの具体例を説明する。まず、図 7 および図 8 のマスク RM 1 は、ネガ型レジスト遮光型マスクの一例を示している。図 7 はマスク RM 1 の全体平面図、図 8 は図 7 の A1-A1 線の断面図をそれぞれ示している。マスク RM 1 を構成するマスク基板 1 の第 1 主面の中央には、ウエハ上のチップ領域に対応する平面矩形状のチップ転写領域 CA_m が配置されている。チップ転写領域 CA_m の外周は周辺領域となっている。遮光体を形成するための電子線感応レジスト膜としてネガ型のものを使用するこのタイプのマスク RM 1 では、遮光体を形成するレジストパターン 2a, 2b, 2c を電子線描画や紫外線露光で選択的に残すことでマスクを作成できる。このため、マスク RM の周辺領域において露光装置との接触部などにおける電子線感応レジスト膜は特別に除去することなく通常除去される。すなわち、特別な工程を追加してマスク RM 1 の周辺領域の電子線感応レジスト膜を除去する必要はない。ただし、ステップ・アンド・リピート方式等でウエハ上に転写したパターンが互いに多重露光されるのを防止するための帯状のレジストパターン 2b を配置しているのが特徴である。このレジストパターン 2b は、チップ転写領域 CA_m を規定するようにその外周に沿って配置された遮光パターンである。チップ転写領域 CA_m 内の複数のレジストパターン 2a は、ウエハ上の集積回路パターンとして転写される。また、周辺領域内において棒状のレジストパターン 2b の外周に配置された複数のレジストパターン 2c は、マスク基板 1 に集積回路パターンを転写する際に、マスク基板 1 と電子線描画装置との位置合わせに用いるマークである。また、ペリクル PE のペリクル枠 PE 2 よりも外側の周辺領域に形成された金属パターン 3a は、マスク RM 1 とウエハまたはマスク RM 1 と縮小投影露光装置との位置合わせに用いるマークであり、例えばクロム等のような遮光用の金属膜からなる

。また、マスク R M 1 の周辺領域においてペリクル P E の四隅近傍に矩形状の破線で示された 4 個の接触領域 4 は、縮小投影露光装置のステージ E s t の真空吸引口部が接触する部分を示している。

【 0 0 3 4 】

次に、図 9 および図 1 0 のマスク R M 2 は、ポジ型レジスト遮光型マスクの一例を示している。上記のマスク R M の製造工程では、電子線感応レジスト膜 2 がネガ型の場合で説明したが、本実施の形態はこれに限定されるものではなくポジ型の電子線感応レジスト膜を用いた場合でも適用できる。図 9 はマスク R M 2 の全体平面図、図 1 0 は図 9 の A 2 - A 2 線の断面図をそれぞれ示している。このマスク R M 2 の特徴は、チップ転写領域 C A m 及びその外側の周辺領域の一部分が遮光用のポジ型の電子線感応レジスト膜 2 で覆われているが、ペリクル枠 P E 2 の接着部や各種製造装置がマスク基板 1 に接触する部分には電子線感応レジスト膜 2 が無いのが特徴である。マスク R M 2 の周辺領域の不要な電子線感応レジスト膜 2 部分は電子線描画や紫外線露光や溶剤剥離などにより選択的に除去されている。マスク R M 2 のチップ転写領域 C A m および周辺領域内には、電子線感応レジスト膜 2 の一部が除去されてそれぞれ複数の光透過パターン 5 a, 5 b が形成されている。この光透過パターン 5 a は、ウエハ上の集積回路パターンとして転写される。また、光透過パターン 5 b は、マスク基板 1 に集積回路パターンを転写する際にマスク基板 1 と電子線描画装置との位置合わせ用のマークである。

【 0 0 3 5 】

次に、上記欠陥検査装置の一例を図 1 1 に示す。この欠陥検査装置は、例えば K L A 社の S T A R l i g h t 等のような異物検査装置 C I S である。この異物検査装置 C I S は、マスク R M に照射した検査光の透過光による検査、反射光による検査、透過光と反射光とを用いた検査および位相シフト原理に関する検査が可能であり、被検査物（マスク R M）からのさまざまな情報を得ることができ。レーザ光源 C 1 から出射した検査光 I L は、スキャナ C s c およびビームスプリッタ C b s を通り、対物レンズ C l 1 を介してステージ C s t 上の被検査用のマスク R M に照射する。マスク R M は、その第 1 主面（すなわち、レジストパ

ターン 2 a が形成された面) をレーザ光源 C 1 側に向けた状態でステージ C s t 上に置かれている。このマスク R M を透過した光は、集光レンズ C 1 2 を通り透過光検出器 C t d で検出される。一方、マスク R M から反射された光は、ビームスプリッタ C b s、集光レンズ C 1 3 を通り反射光検出器 C r d で検出される。検出された信号は経路 C 2、C 3 を通じて中間システム C c s と制御用コンピュータ C c c で処理され、欠陥の有無が判定される。欠陥情報等のデータはデータベース保存部 C d m に保存される。検査光としては、例えば波長 365 nm または 436 nm の長波長のレーザ光を用いている。もちろん検査光として短波長の光を用いても良い。これにより、検査の分解能力を向上させることができる。また、図 11 中の符号 C m は、位相シフト原理に関する検査を行う際に位相差が生じるような光の経路を形成するための鏡である。

【0036】

次に、上記マスク R M (R M 1, R M 2) を用いた露光方法の一例について図 12 により説明する。なお、図 12 においては、露光装置の機能を説明するために必要な部分のみを示したが、その他の通常の露光装置 (スキャナやステッパ) に必要な部分は通常の範囲と同様である。

【0037】

露光装置 E X P は、例えば縮小比 4 : 1 の走査型縮小投影露光装置 (スキャナ) である。露光装置 E X P の露光条件は、例えば次の通りである。すなわち、露光光 L p には、例えば露光波長 248 nm 程度の K r F エキシマレーザ光を用い、光学レンズの開口数 $NA = 0.65$ 、照明の形状は円形であり、コヒーレンシ (σ : sigma) 値 = 0.7 である。マスクとしては、前記マスク R M (R M 1, R M 2) 等のようなレジストマスクおよび通常のマスクを用いる。ただし、露光光 L p は、上記のものに限定されるものではなく種々変更可能であり、例えば g 線、i 線、A r F エキシマレーザ光 (波長 193 nm) または F₂ ガスレーザ光 (波長 157 nm) を用いても良い。

【0038】

露光光源 E 1 から発する光は、フライアイレンズ E 2、アパーチャ E 3、コンデンサレンズ E 4、E 5 およびミラー E 6 を介してマスク (ここではレチクル)

RMを照明する。光学条件のうち、コヒーレンシはアパーチャE3の開口部の大きさを变化させることにより調整した。マスクRM上には異物付着によるパターン転写不良等を防止するための上記ペリクルPEが設けられている。マスクRM上に描かれたマスクパターンは、投影レンズE7を介して処理基板であるウエハ8上に投影される。なお、マスクRMは、マスク位置制御手段E8およびミラーE9で制御されたステージEst上に載置され、その中心と投影レンズE7の光軸とは正確に位置合わせがなされている。マスクRMは、その第1主面がウエハ8の主面（デバイス面）に向けられ、第2主面がコンデンサレンズE5に向けられた状態でステージEst上に置かれている。したがって、露光光Lpは、マスクRMの第2主面側から照射され、マスクRMを透過して、マスクRMの第1主面側から投影レンズE7に照射される。

【0039】

ウエハ8は、その主面を投影レンズE7側に向けた状態で試料台E11上に真空吸着されている。ウエハ8の主面上には、露光光に感光するフォトリソ膜が塗布されている。試料台E11は、投影レンズE7の光軸方向、すなわち、試料台E11の基板載置面に垂直な方向（Z方向）に移動可能なZステージE12上に載置され、さらに試料台E11の基板載置面に平行な方向に移動可能なXYステージE13上に搭載されている。ZステージE12およびXYステージE13は、主制御系E14からの制御命令に応じてそれぞれの駆動手段E15、E16により駆動されるので、所望の露光位置に移動可能である。その位置はZステージE13に固定されたミラーE17の位置としてレーザ測長機E18で正確にモニタされている。また、ウエハ8の表面位置は、通常の露光装置が有する焦点位置検出手段で計測される。計測結果に応じてZステージE12を駆動させることで、ウエハ8の表面は常に投影レンズE7の結像面と一致させることができる。

【0040】

マスクRMとウエハ8とは、縮小比に応じて同期して駆動され、露光領域がマスクRM上を走査しながらマスクパターンをウエハ8上に縮小転写する。この時、ウエハ8の表面位置も上述の手段によりウエハ8の走査に対して動的に駆動制

御される。ウエハ 8 上に形成された回路パターンに対してマスク RM 上の回路パターンを重ね合わせ露光する場合、ウエハ 8 上のマークパターンの位置をアライメント検出光学系を用いて検出し、その検出結果からウエハ 8 を位置決めして重ね合わせ転写する。主制御系 E 14 はネットワーク装置と電氣的に接続されており、露光装置 E X P の状態の遠隔監視等が可能となっている。上記の説明では、露光装置として走査型縮小投影露光装置（スキャナ）を用いた場合について説明したが、これに限定されるものではなく、例えばマスク上の回路パターンの投影像に対してウエハを繰り返しステップすることで、マスク上の回路パターンをウエハ上の所望の部分に転写する縮小投影露光装置（ステッパ）を用いても良い。

【0041】

次に、上記マスク RM（RM 1，RM 2）および通常のマスキを用いた露光方法により製造された半導体集積回路装置の一例を図 13 により説明する。

【0042】

図 13 はその半導体集積回路装置の要部断面図を示している。上記ウエハ 8 から切り出された半導体チップを構成する半導体基板（以下、単に基板という）8 S は、例えば $1 \sim 10 \Omega \text{cm}$ 程度の比抵抗を有する p 型のシリコン（Si）単結晶からなり、その主面（デバイス面）には溝型の分離部 9 が選択的に形成されている。この溝型の分離部 9 は、基板 8 S の主面に形成された溝内に、例えば酸化シリコン膜が埋め込まれることで形成されている。ここには、溝形の分離部（SGI（Shallow Groove Isolation）または STI（Shallow Trench Isolation））が例示されているが、例えば LOCOS（Local Oxidization of Silicon）法等によって酸化シリコン（ SiO_2 等）膜からなる分離部を形成しても良い。

【0043】

また、基板 8 S には、その主面から基板 8 S の所定の深さに渡って p 型ウエル PWL および n 型ウエル NWL が選択的に形成されている。p 型ウエル PWL には、例えばホウ素が導入され、n 型ウエル NWL には、例えばリンが導入されている。この p 型ウエル PWL および n 型ウエル NWL の領域において上記分離部 9 に囲まれた活性領域には、nMISQn および pMISQp が形成されている。この nMISQn および pMISQp により CMIS 回路が形成されている。

【0044】

nMISQnおよびpMISQpのゲート絶縁膜10は、例えば厚さ6nm程度の酸化シリコン膜からなる。ここでいうゲート絶縁膜10の膜厚とは、二酸化シリコン換算膜厚であり、実際の膜厚と一致しない場合もある。ゲート絶縁膜10は、酸化シリコン膜に代えて酸化窒化シリコン膜で構成しても良い。すなわち、ゲート絶縁膜10と基板8Sとの界面に窒素を偏析させる構造としても良い。酸化窒化シリコン膜は、酸化シリコン膜に比べて膜中における界面準位の発生を抑制したり、電子トラップを低減したりする効果が高いので、ゲート絶縁膜10のホットキャリア耐性を向上でき、絶縁耐性を向上させることができる。また、酸化窒化シリコン膜は、酸化シリコン膜に比べて不純物が貫通し難いので、酸化窒化シリコン膜を用いることにより、ゲート電極材料中の不純物が基板8S側に拡散することに起因する、しきい値電圧の変動を抑制することができる。酸化窒化シリコン膜を形成するには、例えば基板8SをNO、NO₂またはNH₃といった含窒素ガス雰囲気中で熱処理すれば良い。

【0045】

nMISQnおよびpMISQpのゲート電極11は、例えば低抵抗多結晶シリコン膜上に、例えば窒化タングステン(WN)膜等のようなバリアメタル膜を介してタングステン(W)膜等のようなメタル膜を積層した構造を有する、いわゆるポリメタルゲート構造とされている。ただし、ゲート電極構造は、これに限定されるものではなく、例えば低抵抗多結晶シリコン膜の単体膜構造としても良いし、例えば低抵抗多結晶シリコン膜上に、例えばチタンシリサイド(TiSi_x)膜またはコバルトシリサイド(CoSi_x)膜を積層した構造を有する、いわゆるポリサイド構造としても良い。このようなゲート電極11の側面には、例えば酸化シリコン膜からなるサイドウォール12が形成されている。また、ゲート電極11の上面には、例えば酸化シリコン膜または窒化シリコン(Si₃N₄等)膜等からなるキャップ膜13が形成されている。nMISQnおよびpMISQpのチャネルは、ゲート電極11の直下の基板8S部分に形成される。

【0046】

nMISQnのソースおよびドレイン用の半導体領域14は、n-型の半導体

領域 14 a および n⁺型の半導体領域 14 b を有する、いわゆる LDD (Lightly Doped Drain) 構造とされている。n⁻型の半導体領域 14 a および n⁺型の半導体領域 14 b には、共に、例えばリン (P) またはヒ素 (As) が導入されているが、n⁻型の方が n⁺型よりも不純物濃度が低くされている。一方、pMISQp のソースおよびドレイン用の半導体領域 15 は、p⁻型の半導体領域 15 a および p⁺型の半導体領域 15 b を有する、いわゆる LDD 構造とされている。p⁻型の半導体領域 15 a および p⁺型の半導体領域 15 b には、共に、例えばホウ素が導入されているが、p⁻型の方が p⁺型よりも不純物濃度が低くされている。

【0047】

このような基板 8 S 上には、例えば 3 層の多層配線層が形成されている。多層配線層は、基板 8 S 上に層間絶縁膜と配線層とが交互に積み重なって形成されている。第 1～第 3 の各配線層には、それぞれ第 1～第 3 層配線 16 L 1～16 L 3 が形成されている。第 1～第 3 層配線 16 L 1～16 L 3 は、例えばアルミニウムまたはアルミニウム－シリコン－銅合金を主配線材料として形成されている。最下層の第 1 層配線 16 L 1 と基板 1 S またはゲート電極 11 とは、層間絶縁膜に形成されたコンタクトホール CNT を通じて電氣的に接続されている。また、第 1～第 3 層配線 16 L 1～16 L 3 間は、層間絶縁膜に形成されたスルーホール TH を通じて電氣的に接続されている。最上の第 3 層配線 16 L 3 は、その表面の大半が表面保護膜 17 によって覆われているが、その表面保護膜 17 の一部が開口されて第 3 層配線 16 L 3 の一部が露出されている。この第 3 層配線 16 L 3 が表面保護膜 17 から露出される部分は、ボンディングワイヤまたはバンパ電極が接合される外部端子領域 18 である。なお、表面保護膜 17 は、基板 8 S 側から順に保護膜 17 a～17 c が積層されてなる。最下層の保護膜 17 a は例えば酸化シリコン膜等からなり、その上の保護膜 17 b は例えば窒化シリコン膜等からなり、最上層の保護膜 17 c は例えばポリイミド樹脂等からなる。活性領域 (分離領域)、ゲート電極 11、第 1～第 3 層配線 16 L 1～16 L 3 およびウエル領域等のようなラインパターンの転写では、ウエハ 8 の主面上に、例えばネガ型のレジスト膜を塗布し、コンタクトホール CNT およびスルーホール TH 等のようなホールパターンの転写では、ウエハ 8 の主面上に、例えばポジ型の

レジスト膜を塗布する。

【0048】

(実施の形態2)

本実施の形態2では、集積回路パターン転写用の遮光体が、メタルパターンで形成されている部分と、レジストパターンで形成されている部分との両方を同一マスク基板上に有するマスクについて説明する。

【0049】

本実施の形態2のマスクの製造方法の一例を図14の工程図に沿って、図15～図24により説明する。まず、マスク基板の第1主面の全面に、例えばクロム(Cr)またはクロム上に酸化クロム(CrO)を積層してなるメタル膜が堆積されたメタル付きマスク基板を準備する(図14の工程200)。続いて、マスク基板の第1主面のメタル膜上にレジスト膜を塗布した後、そのレジスト膜に所望のパターンを電子線描画処理により描画し、さらに現像、後処理を経てエッチングマスク用のレジストパターンを形成する(図14の工程201～203)。その後、そのレジストパターンをエッチングマスクとして下層のメタル膜をエッチングした後、レジストパターンを除去する(図14の工程204, 205)。この段階のマスクの一例を図15および図16に示す。図15は本実施の形態2の製造途中のマスクRM3の全体平面図、図16は図15のA3-A3線の断面図をそれぞれ示している。マスクRM3のチップ転写領域CAmには、遮光用の複数のメタルパターン20aが配置されている。このメタルパターン20aは、集積回路パターンを転写するための遮光パターンである。チップ転写領域CAmの外周からマスク基板1の外周までは、メタルパターン20bで覆われている。このメタルパターン20bの一部が除去されて複数の光透過パターン5b, 5cが形成されている。光透過パターン5cは、上記マスクRM1, RM2のメタルパターン3aに相当するマークパターンである。

【0050】

次いで、この段階のマスクRM3については、メタルパターン20a, 20b等について、通常のチップ比較や設計データとマスクパターンとを比較する方法等で欠陥の有無を検査した(図14の工程206)。欠陥が検出されなかった場

合は、次のレジスト遮光材塗布工程 300 に進む。欠陥が検出された場合は、その欠陥が修正可能か否かを判定し、修正不可であれば廃棄し、修正可能であれば修正工程に進み欠陥を修正する（図 14 の工程 207, 208）。修正処理後、洗浄工程および異物検査工程を経て異物が検出された場合は、洗浄工程に戻る一方、異物が検出されなかつた場合は次のレジスト遮光材塗布工程 300 に進む（図 14 の工程 209, 210）。

【0051】

次いで、レジスト遮光材塗布工程 300 では、図 17 に示すように、マスク基板 1 の第 1 主面（メタルパターン 20a, 20b の形成面）上に、前記実施の形態 1 で説明した露光光に対して遮光性を有する電子線感応レジスト膜 2 を塗布する。続いて、欠陥の有無を検査し、欠陥が検出された場合は、再生処理を経てレジスト遮光材塗布工程 300 に戻る（図 14 の工程 301, 302）。再生処理工程 302 では、マスク基板 1 上の電子線感応レジスト膜 2 を除去する。別の製造経路として、集積回路パターン転写用のレジストパターン部のみパターン変更が可能なようにストックしておいたメタルパターン付きの再利用マスク（図 15 と同様のもの）を再生処理工程 302 に導入することもできる（図 14 の工程 400）。この再利用マスクは検査や修正等も済んでいるので、これを用いることでマスクの製造 TAT の短縮や価格低減が可能となる。上記欠陥検査工程 301 で欠陥が検出されなかつた場合は、図 17 に示すように、電子線感応レジスト膜 2 の所望のパターンの部分に電子線 EB を選択的に照射した後、通常の方法で現像処理および後処理を施して、図 18 に示すように、所望の形状のレジストパターン 2a をマスク基板 1 の第 1 主面上に形成する（図 14 の工程 303, 304）。このマスク RM3 は、集積回路パターン転写用の遮光体としてメタルパターン 20a と、レジストパターン 2a とを有している。ここでも、電子線感応レジスト膜 2 で形成された欠陥 2p が残されてしまった場合を例示している。続いて、図 19 および図 20 に示すように、上記レジストパターン 2a の形成後直ちにマスク基板 1 の第 1 主面にペリクル PE を装着した（図 14 の工程 305）。これにより、マスク基板 1 の第 1 主面に新たな異物が付着するのを防止することができる。図 19 はマスク RM3 の一例の全体平面図、図 20 は図 19 の A3-A

3 線の断面図をそれぞれ示している。ペリクル枠 P E 2 の基部は、メタルパターン 2 0 b に接着される。なお、上記のような部分レジストマスクについては、例えば本発明者による特願 2 0 0 0 - 2 0 6 7 2 8 号または特願 2 0 0 0 - 2 0 6 7 2 9 号（共に出願日は平成 1 2 年 7 月 7 日）に記載がある。

【 0 0 5 2 】

次いで、本実施の形態 2 でも、ペリクル P E を装着した状態で、前記実施の形態 1 で説明したのと同様の欠陥検査方法（図 1 1 の異物検査装置を用いた検査方法）でマスク R M 3 の欠陥の有無を欠陥検査装置等を用いて検査する（図 1 4 の工程 3 0 6）。上記欠陥検査の結果、欠陥が存在しない場合は、マスク R M 3 を梱包し出荷する（図 1 4 の工程 5 0 0）。一方、欠陥が検出された場合は、例えば次のような欠陥修正工程に進む。本実施の形態 2 でも、電子線感応レジスト膜 2 で形成された欠陥 2 p（黒欠陥）の修正を例に欠陥修正処理について説明する。まず、欠陥 2 p の修正の可否を判定し、修正不可能であれば再生処理に戻してマスク基板 1 の欠陥 2 p を含む電子線感応レジスト膜 2 を除去する（図 1 4 の工程 3 0 2）。一方、欠陥修正が可能な場合は、ペリクル P E を装着した状態でマスク R M の欠陥 2 p の修正を行う（図 1 4 の工程 3 0 8）。欠陥修正は、前記実施の形態 1 と同様に、図 2 1 に示すように、ペリクル P E を装着した状態で、マスク基板 1 の第 1 主面上の欠陥 2 p に対してレーザービーム L B を照射することで欠陥 2 p を、図 2 2 に示すように熱分解し消失させて修正を行った。レジスト等のような有機物からなる欠陥 2 p は、金属よりも低いエネルギーで分解することができるので、メタルパターン 2 a を覆うような欠陥 2 p であっても、そのメタルパターン 2 a にダメージを与えることなく、選択的に除去することができた。この場合もレーザービーム L B 等のような修正エネルギーの条件、ペリクル P E 内部のガス雰囲気およびペリクル P E の材質条件は前記実施の形態 1 と同様である。上記欠陥修正後、図 1 4 の工程 3 0 6 で説明したのと同様に欠陥検査を行った後（図 1 4 の工程 3 0 9）、欠陥が無い場合は、マスク R M を梱包し出荷する（図 1 4 の工程 5 0 0）。このようにして製造されたマスク R M 3 の一例を図 2 3 および図 2 4 に示す。図 2 3 はマスク R M 3 の全体平面図、図 2 4 は露光時の図 2 3 の A 4 - A 4 線の断面図を示している。チップ転写領域 C A m には、集

積回路パターン転写用のメタルパターン 20a およびレジストパターン 2a の両方が配置されている。ステージ E s t は、メタルパターン 20b に接触される。

【0053】

(実施の形態 3)

本実施の形態 3 においては、マスクの製造ライン中にレジストマスクと通常のマスクとが混在する場合の処理方法について説明する。

【0054】

図 25 は、本実施の形態 3 のマスクの製造工程図の一例を示している。マスクの製造ラインでは、前記通常のマスクおよびレジストマスクの種類の異なるマスクを製造していることがある。その場合、そのマスクに対応した欠陥の検査および修正を効率良く実行することにより、マスクの全体的な生産効率をアップさせることができる。そこで、本実施の形態 3 では、まず、製造工程に搬入されたマスクがレジストマスクか、それとも通常のマスク（メタルマスク）かを判別する（図 25 の工程 600）。判別の結果、前記実施の形態 1, 2 のようなレジストマスク（マスク RM, RM1 ~ RM3）の場合は、前記実施の形態 1, 2 で説明したのと同様にペリクルを装着した状態で欠陥検査工程に移行する（図 25 の工程 700）。ここで、欠陥が無ければ次工程に進み、欠陥があった場合は、その欠陥が白欠陥（欠損欠陥）か黒欠陥（残留欠陥）かを判別する（図 25 の工程 701, 702）。黒欠陥（例えばレジストで構成される）の場合は、前記実施の形態 1, 2 で説明したようにペリクルを装着した状態でレーザービーム等により黒欠陥を除去し、欠陥検査工程 700 に戻る。一方、白欠陥の場合は、その欠陥の修正の可否を判断し、欠陥不可能であれば廃棄し、欠陥可能であれば、ペリクルを剥離し、白欠陥を修正し、次工程に進む（図 25 の工程 704 ~ 706）。上記白欠陥の修正は、例えば欠陥領域に有機ガスを吹き付けながらその欠陥部分にフォーカスイオンビーム（例えばガリウム（Ga）イオン）を照射することにより有機ガスを分解してその白欠陥部分に炭素系の膜を堆積し、白欠陥部分を覆う方法や、例えば Cr（CO₆）ガス雰囲気中において紫外レーザー光を欠陥部分に照射することにより白欠陥部分にクロム（Cr）を生成し、その白欠陥部分を覆う方法等がある。

【0055】

一方、工程600で通常のマスクと判別された場合は、ペリクルを装着せずに欠陥検査工程に移行する(図25の工程800)。ここでも、欠陥が無ければ次工程に進み、欠陥が有った場合は、その欠陥が白欠陥か黒欠陥かを判別する(図25の工程801, 802)。黒欠陥の場合は、レーザービーム等により黒欠陥を除去し、欠陥検査工程800に戻る。一方、白欠陥の場合は、上記と同様の修正方法で白欠陥を修正し、欠陥検査工程800に戻る(図25の工程803, 804)。上記黒欠陥の修正は、例えばレーザービーム(例えばYAGレーザ(波長 $0.53\mu\text{m}$))またはフォーカスイオンビーム(FIB: Focused Ion Beam)を黒欠陥部分に照射することにより、欠陥部分を除去する方法がある。図26は上記黒欠陥の修正装置21の一例を示している。この修正装置21は、レーザー光源21aと、レンズ21bと、スリット21cと、ミラー21dと、対物レンズ21eと、上記通常のマスクNMを載置するステージとを有している。このレーザー光源21aから放射されたレーザービームLB2は、レンズ21bによりビーム径が調整された後、スリット幅を変えることが可能なスリット21cにより照射幅を調整されミラー21dに照射される。ミラー21dに照射されたレーザービームLB2は、ミラー21dによりその経路が折り曲げられ、対物レンズ21eを通じて通常のマスクNMに照射される。この通常のマスクNMのマスク基板1の第1主面上には集積回路パターンを転写するための遮光用のメタルパターン20aが形成されている。符号の20pは、そのメタルパターン20aと同一のクロム等のようなメタル材料で形成された欠陥を示している。欠陥20pの除去に際しては、上記ステージを移動させ、通常のマスクNMを移動させて、マスク基板1上の欠陥20pにレーザービームLB2を照射することで欠陥20pを蒸発させる。ステージを移動させる代わりにスリット21cの位置を移動させることによりレーザービームLB2の転写像を移動させることもできる。

【0056】

このように本実施の形態3によれば、前記実施の形態1, 2で得られた効果の他に、以下の効果を得ることができる。すなわち、通常のマスクとレジストマスクとの両方が流れているマスクの製造工程において、通常のマスクとレジストマ

スクとで検査および修正工程を分けることにより、マスクの製造工程における全体的な生産効率を向上させることが可能となる。

【0057】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0058】

前記実施の形態1～3においては、ラインパターンを転写するためのマスクについて例示したが、これに限定されるものではなく、例えばコンタクトホールやスルーホール等のようなホールパターンを転写するためのマスクについても本発明を適用できる。

【0059】

また、マスクにおいて遮光体を形成するメタルパターンは、クロムに限定されるものではなく種々変更可能であり、例えばタングステン、モリブデン等のような高融点金属膜またはこれを窒化した高融点金属窒化膜等を用いても良い。

【0060】

また、前記実施の形態1～3では、レジストマスクのレジスト膜からなる黒欠陥をペリクルを装着した状態で修正する方法について説明したが、これに限定されるものではなく、例えば金属膜からなる欠陥をペリクルを装着した状態でレーザービーム等のエネルギービームにより除去することで修正しても良い。この時、修正用のレーザービームのペリクル膜での吸収が小さくなるように、そのレーザービームの波長等やペリクル膜の材質を選択することが好ましい。

【0061】

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるCMIS回路を有する半導体集積回路装置の製造方法に適用した場合について説明したが、それに限定されるものではなく、例えばDRAM (Dynamic Random Access Memory)、SRAM (Static Random Access Memory) またはフラッシュメモリ (EEPROM; Electric Erasable Programmable Read Only Memory) 等のようなメモリ回路を有する半導体集積回路装置、マイクロプロ

セッサ等のような論理回路を有する半導体集積回路装置あるいは上記メモリ回路と論理回路とを同一半導体基板に設けている混載型の半導体集積回路装置等、各種の半導体集積回路装置の製造方法にも適用できる。また、液晶表示装置やマイクロマシンの製造方法等、微細なパターンの露光転写工程を含む製造方法に適用できる。

【0062】

【発明の効果】

本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下の通りである。

【0063】

すなわち、マスク基板にペリクルを装着した状態で、マスク基板上の欠陥を修正することにより、マスクの製造時間を短縮することが可能となる。

【図面の簡単な説明】

【図1】

本発明の一実施の形態であるマスクの製造方法の一例を示す工程図である。

【図2】

本発明の一実施の形態であるマスクの製造工程中の要部断面図である。

【図3】

図2に続くマスクの製造工程中の要部断面図である。

【図4】

図3に続くマスクの製造工程中の要部断面図である。

【図5】

図4に続くマスクの製造工程中の要部断面図である。

【図6】

図5に続くマスクの製造工程中の要部断面図である。

【図7】

本発明の一実施の形態であるマスクの一例の全体平面図である。

【図8】

図7のA1-A1線の断面図である。

【図 9】

本発明の一実施の形態であるマスクの一例の全体平面図である。

【図 1 0】

図 9 の A 2 - A 2 線の断面図である。

【図 1 1】

本発明の一実施の形態であるマスクの製造方法で用いた欠陥検査装置の一例の説明図である。

【図 1 2】

本発明の一実施の形態であるマスクを用いた露光処理時に用いた露光装置の一例の説明図である。

【図 1 3】

本発明の一実施の形態である半導体集積回路装置の要部断面図である。

【図 1 4】

本発明の他の実施の形態であるマスクの製造方法の一例を示す工程図である。

【図 1 5】

本発明の他の実施の形態であるマスクの製造工程中の全体平面図である。

【図 1 6】

図 1 5 の A 3 - A 3 線の断面図である。

【図 1 7】

図 1 5 および図 1 6 に続くマスクの製造工程中の図 1 5 の A 3 - A 3 線に相当する断面図である。

【図 1 8】

図 1 7 に続くマスクの製造工程中の図 1 5 の A 3 - A 3 線に相当する断面図である。

【図 1 9】

図 1 8 に続くマスクの製造工程中の全体平面図である。

【図 2 0】

図 1 9 の A 3 - A 3 線の断面図である。

【図 2 1】

図 19 および図 20 に続くマスクの製造工程中の図 19 の A3-A3 線に相当する断面図である。

【図 22】

図 21 に続くマスクの製造工程中の図 19 の A3-A3 線に相当する断面図である。

【図 23】

本発明の他の実施の形態であるマスクの一例の全体平面図である。

【図 24】

図 23 の A4-A4 線の断面図である。

【図 25】

本発明の他の実施の形態であるマスクの製造工程の一例の工程図である。

【図 26】

本発明の他の実施の形態であるマスクの製造工程で用いる黒欠陥修正装置の一例の説明図である。

【符号の説明】

- 1 マスク基板
- 2 電子線感応レジスト膜
- 2 a レジストパターン
- 2 b レジストパターン
- 2 c レジストパターン
- 2 p 欠陥
- 3 a メタルパターン
- 4 接触領域
- 5 a 光透過パターン
- 5 b 光透過パターン
- 8 ウエハ
- 8 S 半導体基板
- 9 分離部
- 10 ゲート絶縁膜

1 1 ゲート電極
1 2 サイドウォール
1 3 キャップ膜
1 4 半導体領域
1 4 a n⁻型の半導体領域
1 4 b n⁺型の半導体領域
1 5 半導体領域
1 5 a p⁻型の半導体領域
1 5 b p⁺型の半導体領域
1 6 L 1 第 1 層配線
1 6 L 2 第 2 層配線
1 6 L 3 第 3 層配線
1 7 表面保護膜
1 7 a ~ 1 7 c 保護膜
1 8 外部端子領域
2 0 a メタルパターン
2 0 b メタルパターン
2 1 修正装置
2 1 a レーザ光源
2 1 b レンズ
2 1 c スリット
2 1 d ミラー
2 1 e 対物レンズ
RM, RM 1, RM 2, RM 3 マスク
NM 通常のマスク
C A m チップ転写領域
E B 電子線
L B レーザービーム
C I S 異物検査装置

C 1 レーザ光源
C s c スキャナ
C b s ビームスプリッタ
C l 1 対物レンズ
C l 2 集光レンズ
C s t ステージ
C t d 透過光検出器
C r d 反射光検出器
C 2, C 3 経路
C c s 中間システム
C c c 制御用コンピュータ
C d m データベース保存部
I L 検査光
E X P 露光装置
E 1 露光光源
E 2 フライアイレンズ
E 3 アパーチャ
E 4、E 5 コンデンサレンズ
E 6 ミラー
E 7 投影レンズ
E 8 マスク位置制御手段
E 9 ミラー
E s t ステージ
E 1 1 試料台
E 1 2 Zステージ
E 1 3 X Yステージ
E 1 4 主制御系
E 1 5, E 1 6 駆動手段
E 1 7 ミラー

E 1 8 レーザ測長機

L p 露光光

P E ペリクル

P E 1 ペリクル膜

P E 2 ペリクル枠

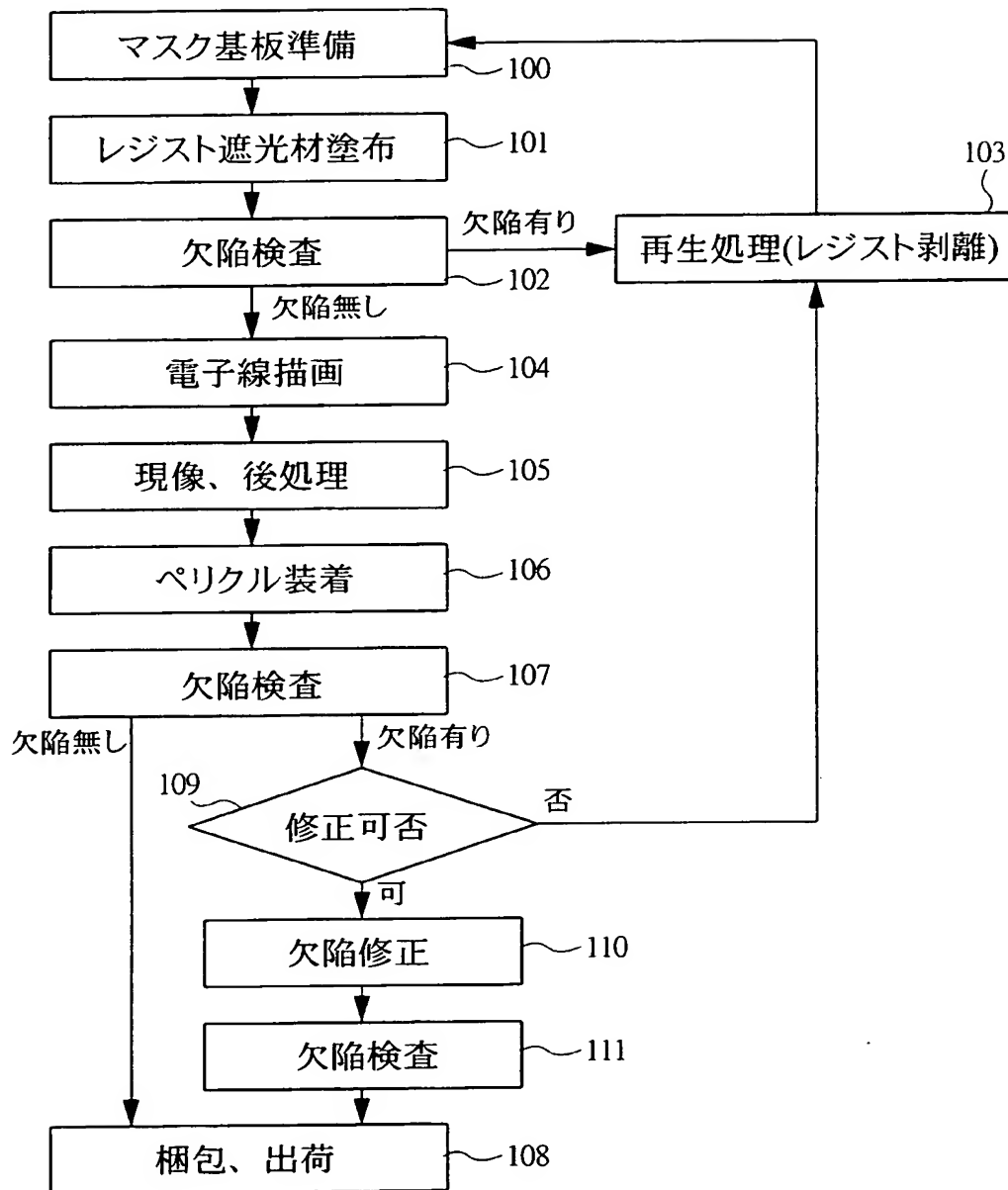
Q p pチャネル型のM I S ・ F E T

Q n nチャネル型のM I S ・ F E T

【書類名】 図面

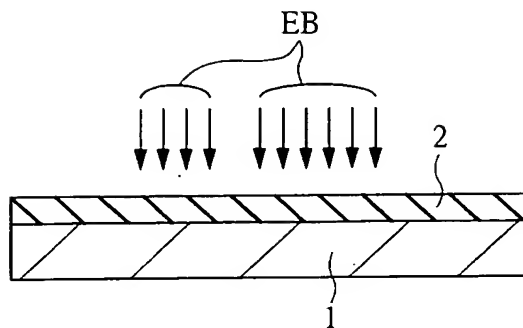
【図 1】

図 1



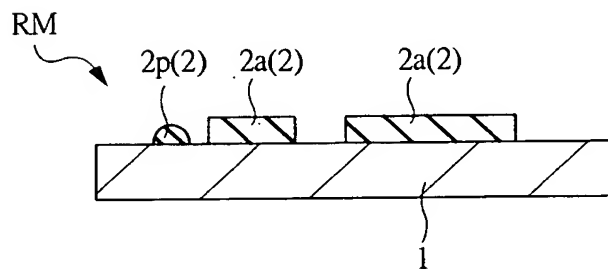
【図 2】

図 2



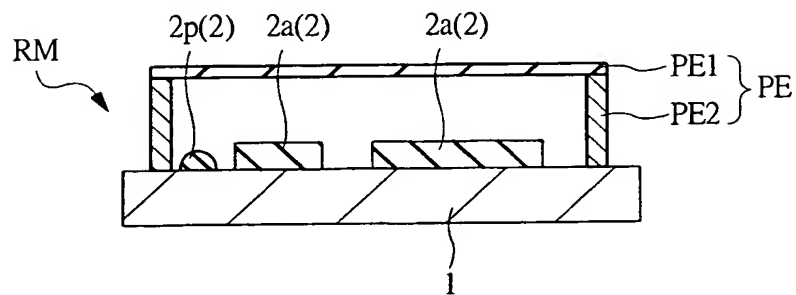
【図 3】

図 3



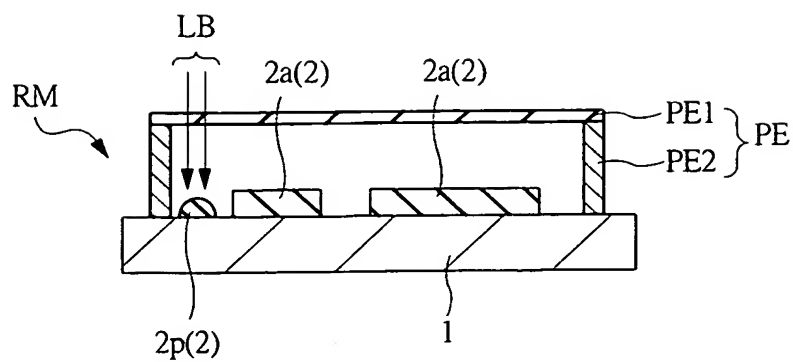
【図 4】

図 4



【図 5】

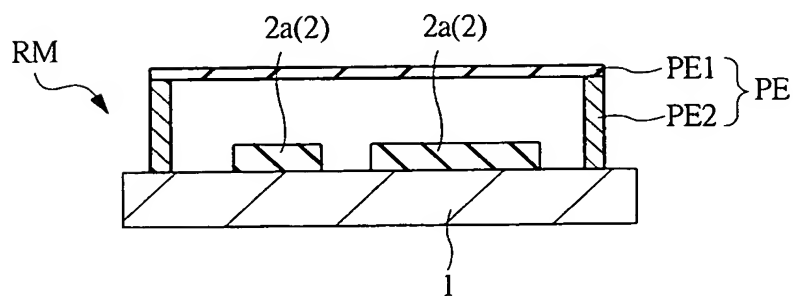
図 5



RM: マスク
 PE: ペリクル
 LB: レーザービーム
 1: マスク基板
 2a: レジストパターン
 2p: 欠陥

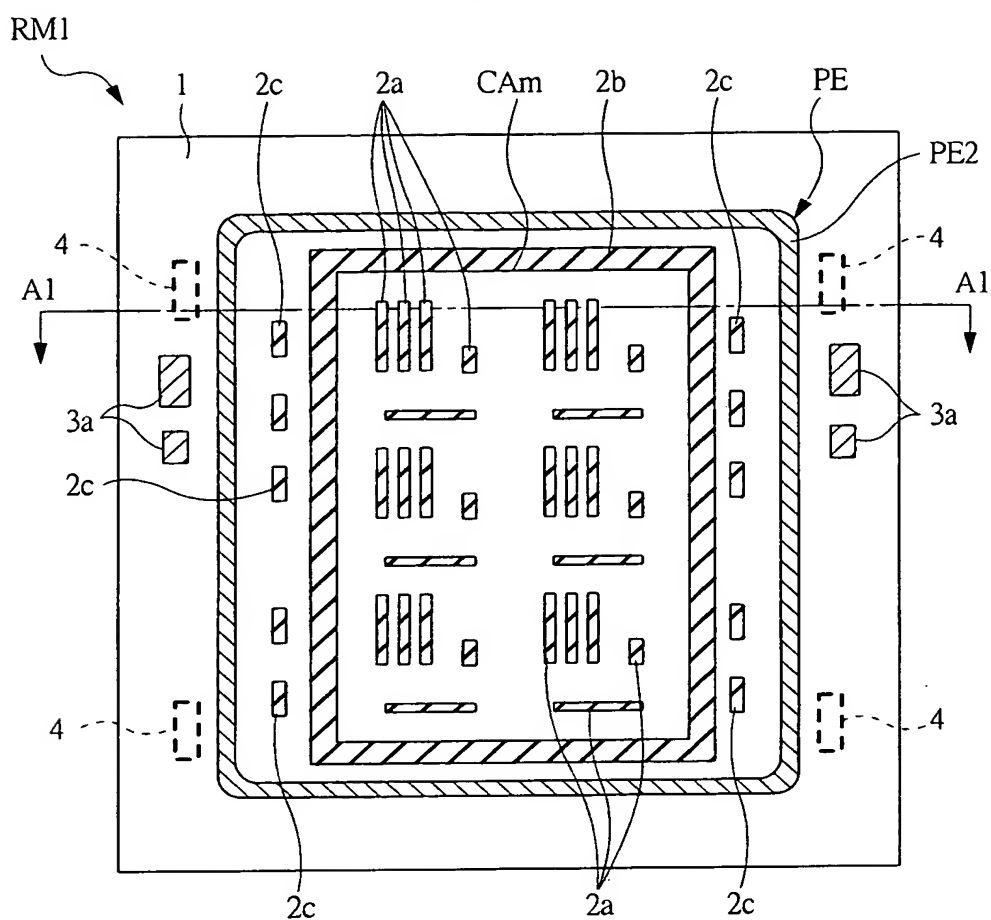
【図 6】

図 6



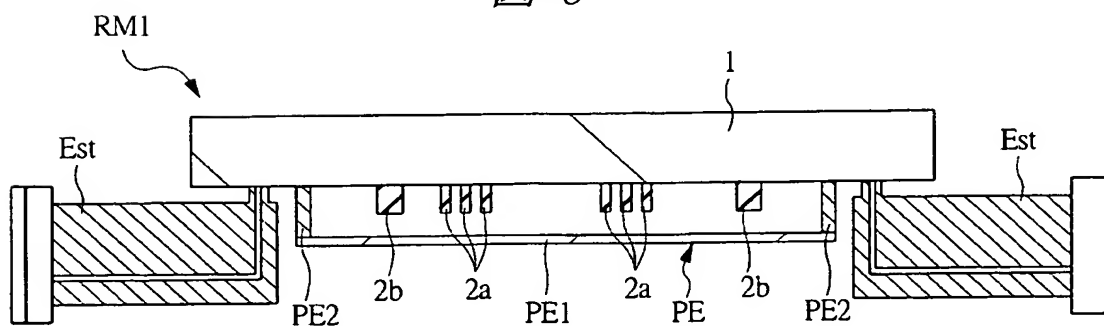
【図 7】

図 7

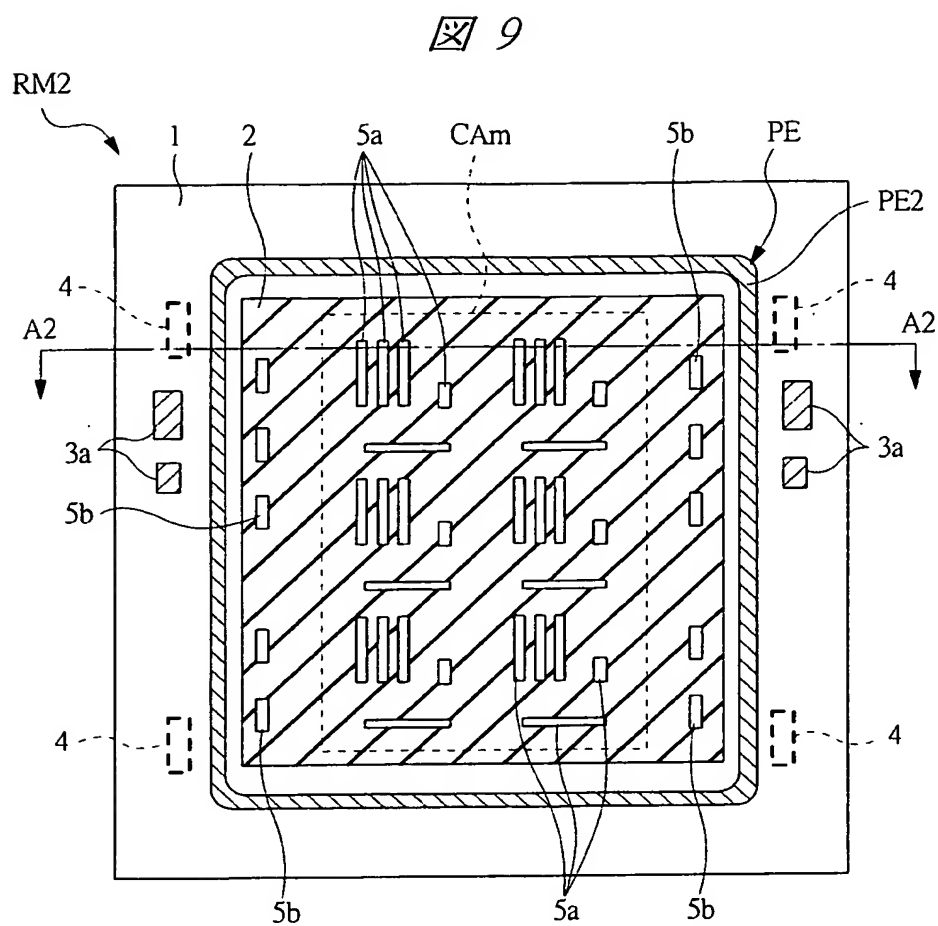


【図 8】

図 8

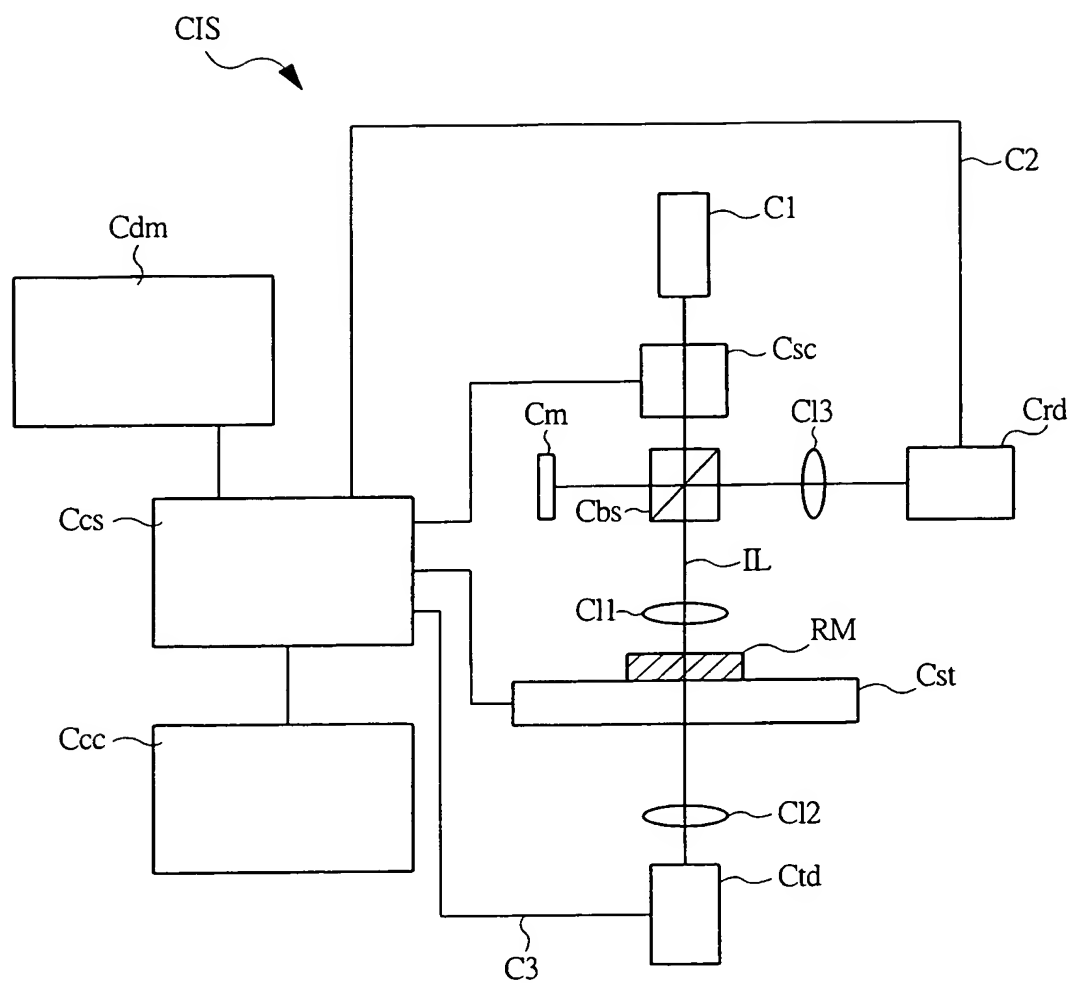


【図 9】



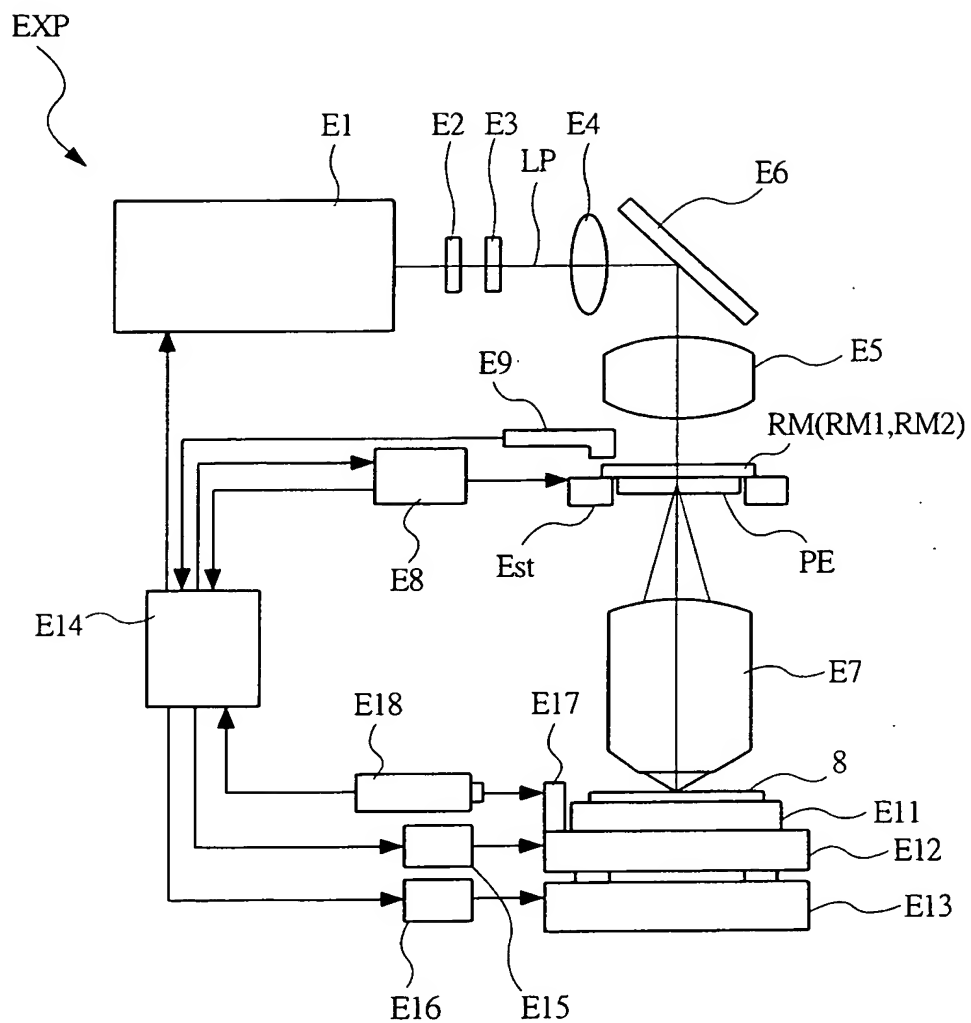
【図 1 1】

11

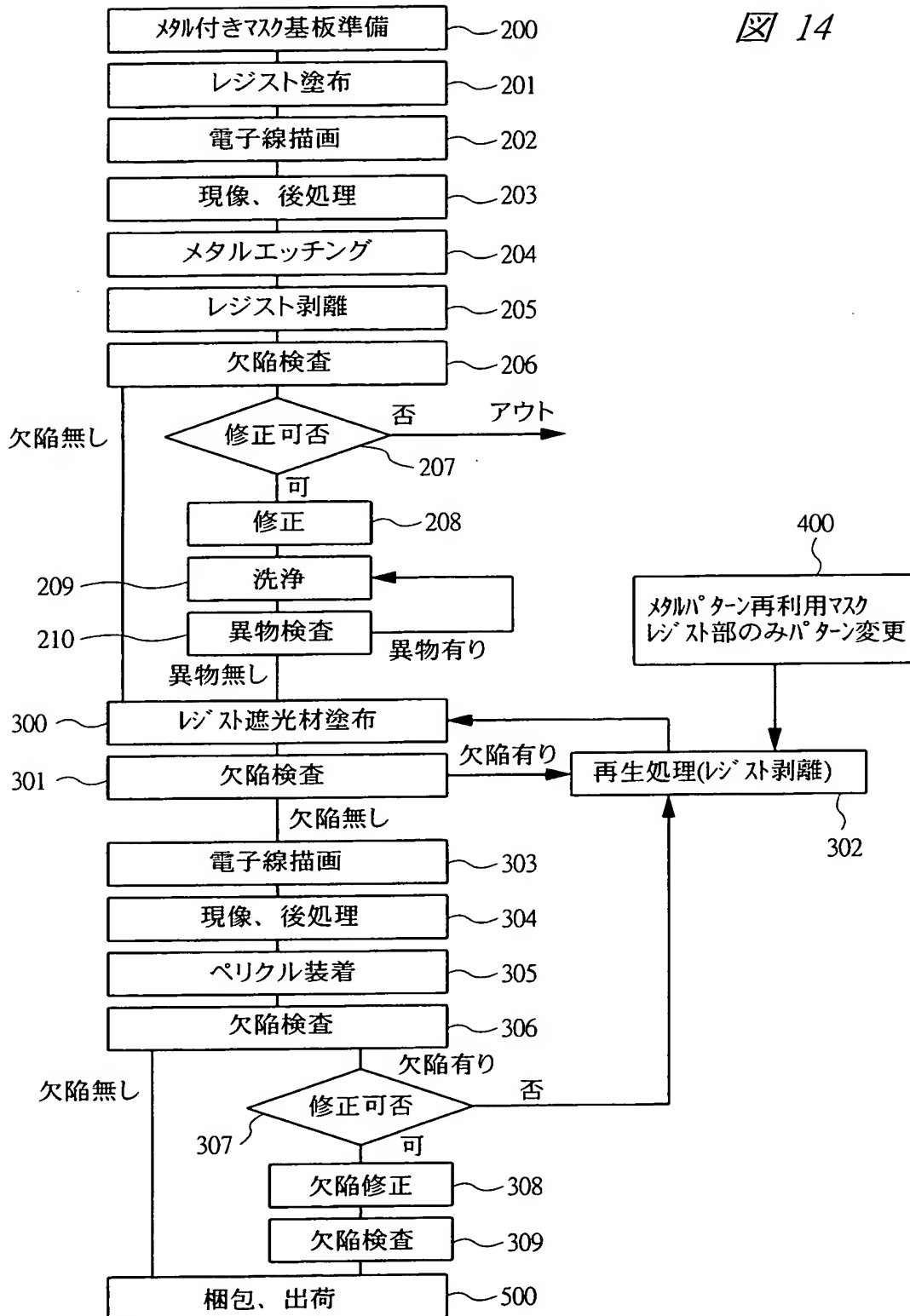


【図 12】

図 12

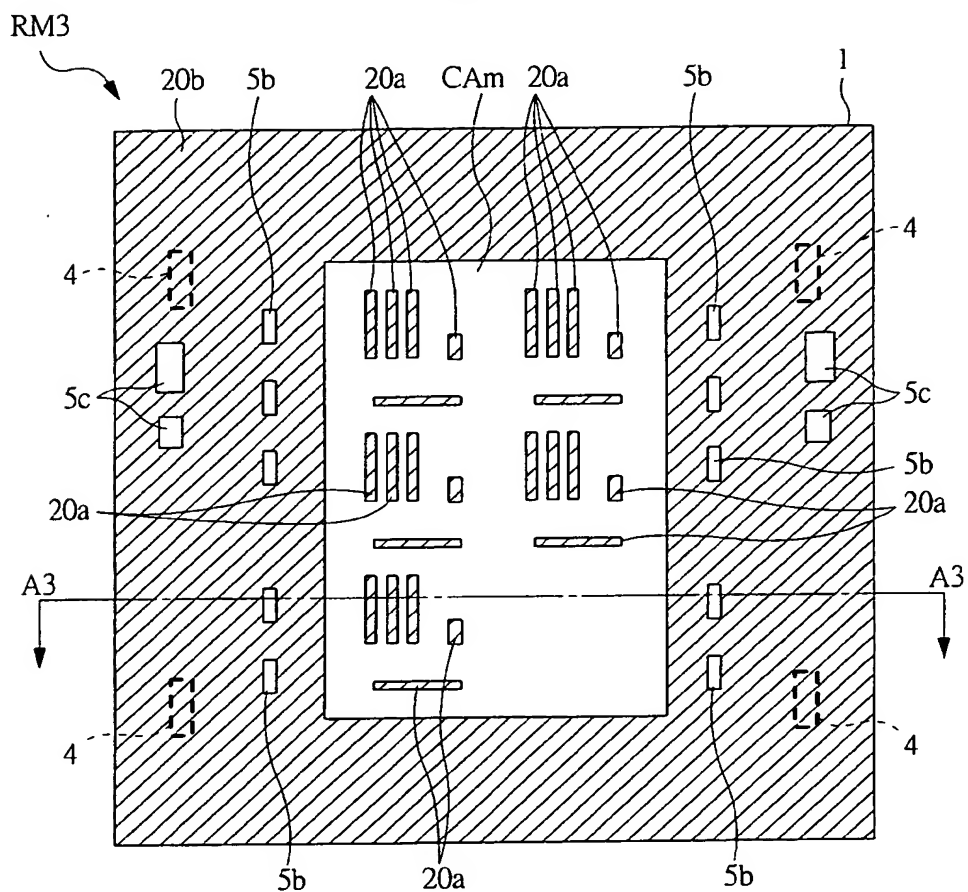


【図 14】



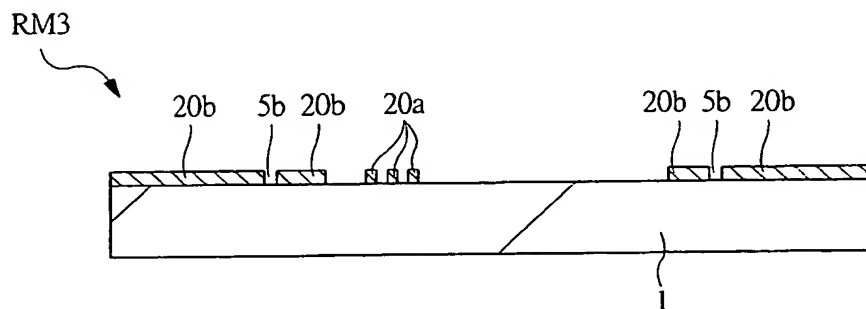
【図 15】

図 15



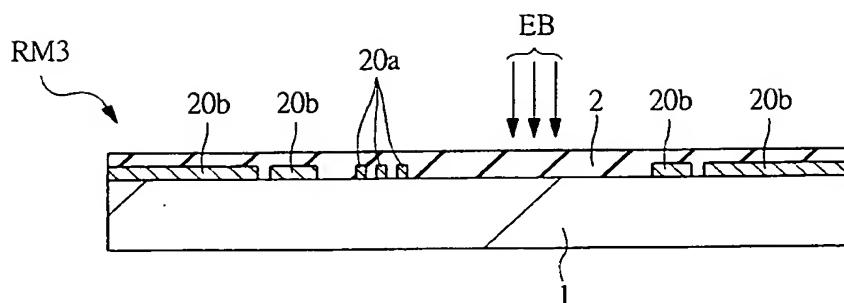
【図 16】

図 16



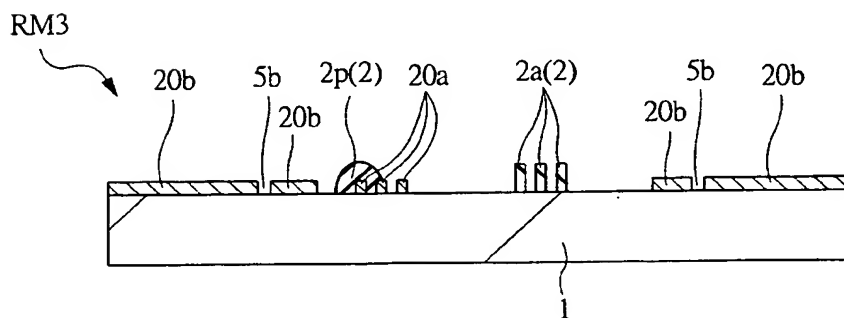
【図 17】

図 17



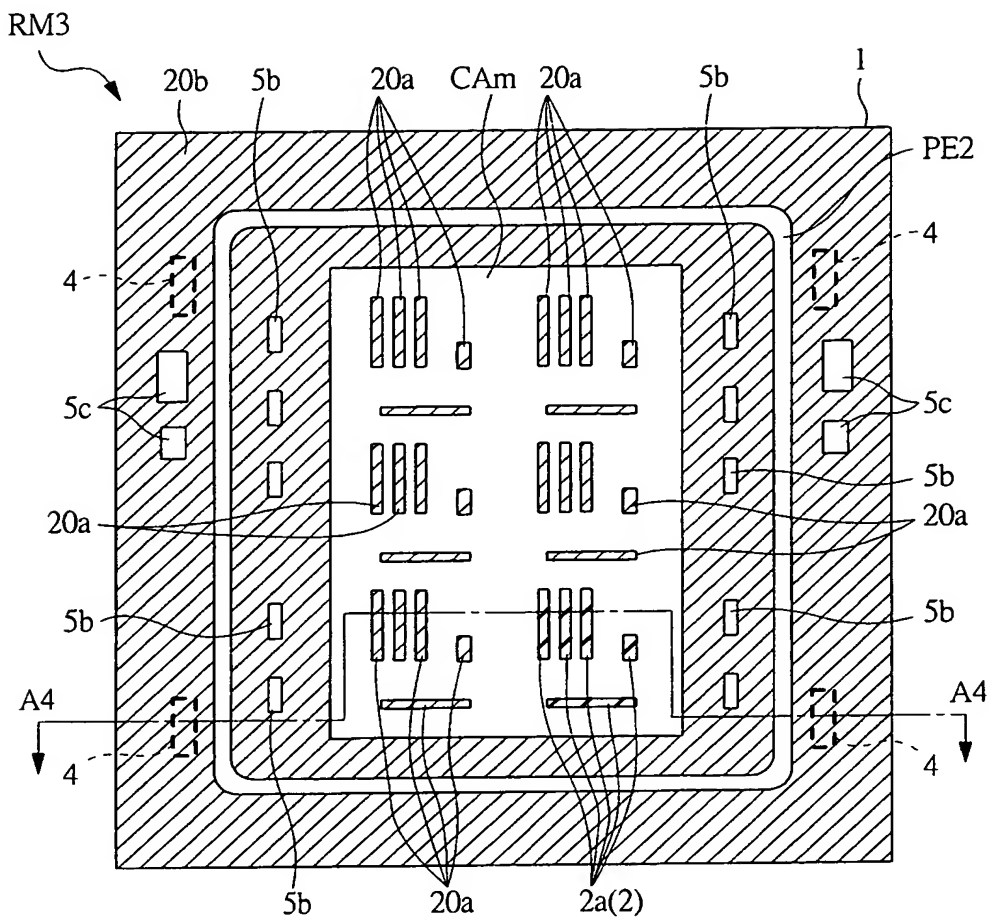
【図 18】

図 18



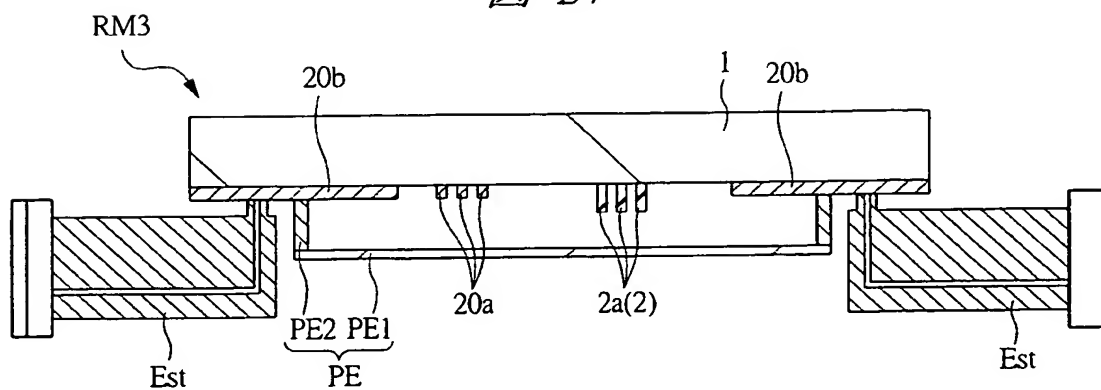
【図 23】

23



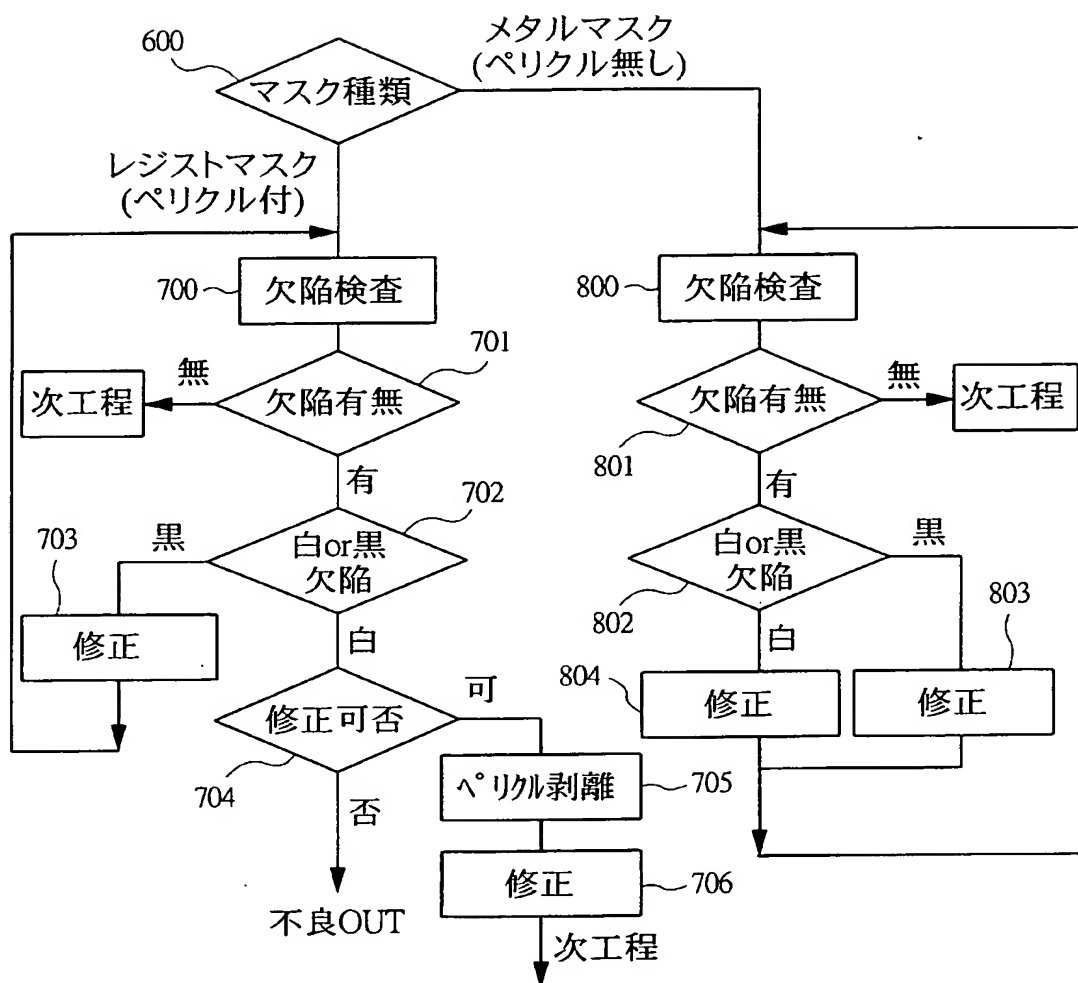
【図 2 4】

Figure 24 shows a square with a diagonal line from the top-left corner to the bottom-right corner. The top-left corner is labeled 'A' and the bottom-right corner is labeled 'B'. The diagonal line is labeled 'AB'.



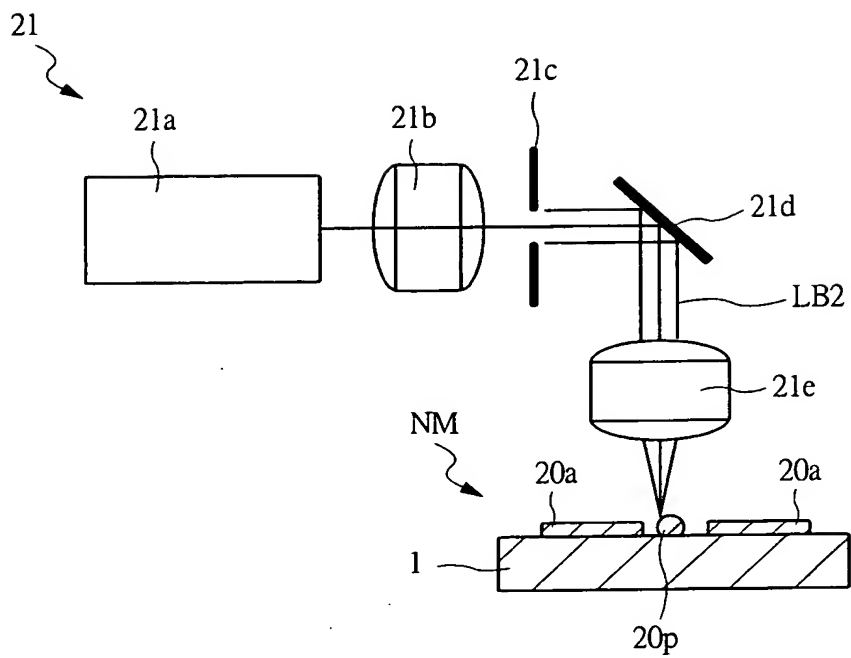
【図 25】

図 25



【図 26】

図 26



【書類名】 要約書

【要約】

【課題】 マスクの製造時間を短縮する。

【解決手段】 マスク基板 1 の主面上に塗布された電子線感応レジスト膜 2 をパターンニングすることにより、電子線感応レジスト膜 2 からなり露光光に対して遮光性を有するレジストパターン 2 a を形成した直後にマスク基板 1 の主面にペリクル P E を装着する。続いて、マスク基板 1 にペリクル P E を装着した状態で、電子線感応レジスト膜 2 からなる欠陥 2 p にレーザービーム L B を照射することで欠陥 2 p を除去する。ペリクル P E を剥がさずに欠陥 2 p を除去できるので、マスクの製造時間を短縮できる。

【選択図】 図 5

【書類名】 出願人名義変更届（一般承継）

【あて先】 特許庁長官 殿

【事件の表示】

【出願番号】 特願2003- 14838

【承継人】

【識別番号】 503121103

【氏名又は名称】 株式会社ルネサステクノロジ

【承継人代理人】

【識別番号】 100080001

【弁理士】

【氏名又は名称】 筒井 大和

【提出物件の目録】

【包括委任状番号】 0308729

【物件名】 承継人であることを証明する登記簿謄本 1

【援用の表示】 特許第 3 1 5 4 5 4 2 号 平成 1 5 年 4 月 1 1 日付け
提出の会社分割による特許権移転登録申請書 を援用
する

【物件名】 権利の承継を証明する承継証明書 1

【援用の表示】 特願平 4 - 7 1 7 6 7 号 同日提出の出願人名
義変更届（一般承継）を援用する

【プルーフの要否】 要

認定・付加情報

特許出願の番号	特願 2003-014838
受付番号	50301194953
書類名	出願人名義変更届 (一般承継)
担当官	鈴木 夏生 6890
作成日	平成15年 9月 3日

<認定情報・付加情報>

【提出日】	平成15年 7月18日
-------	-------------

特願 2 0 0 3 - 0 1 4 8 3 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 1 0 8]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台 4 丁目 6 番地

氏 名

株式会社日立製作所

特願 2003-014838

出願人履歴情報

識別番号

[000002897]

1. 変更年月日

1990年 8月27日

[変更理由]

新規登録

住 所

東京都新宿区市谷加賀町一丁目1番1号

氏 名

大日本印刷株式会社

特願 2 0 0 3 - 0 1 4 8 3 8

出 願 人 履 歴 情 報

識別番号

[5 0 3 1 2 1 1 0 3]

1. 変更年月日

2 0 0 3 年 4 月 1 日

[変更理由]

新規登録

住 所

東京都千代田区丸の内二丁目 4 番 1 号

氏 名

株式会社ルネサステクノロジ